

6
A67
МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО
СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ ГРУЗИНСКОЙ ССР

ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ ГРУЗИНСКИЙ
ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ ИМЕНИ В. И. ЛЕНИНА

На правах рукописи

Инженер Н. Г. КИПИАНИ

**НЕКОТОРЫЕ ВОПРОСЫ ИССЛЕДОВАНИЯ И
РАЗРАБОТКИ МЕТОДОВ МАШИННОГО
ПРОЕКТИРОВАНИЯ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ
И УЗЛОВ ЭЦВМ**

(05.252. Вычислительная техника)

А в т о р е ф е р а т

диссертации на соискание ученой степени
кандидата технических наук

ТБИЛИСИ

1971

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ
ГРУЗИНСКОЙ ССР

ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ ГРУЗИНСКИЙ ПОЛИТЕХНИЧЕСКИЙ
ИНСТИТУТ имени В.И.ЛЕНИНА

На правах рукописи

Инженер Н.Г.Кипиани

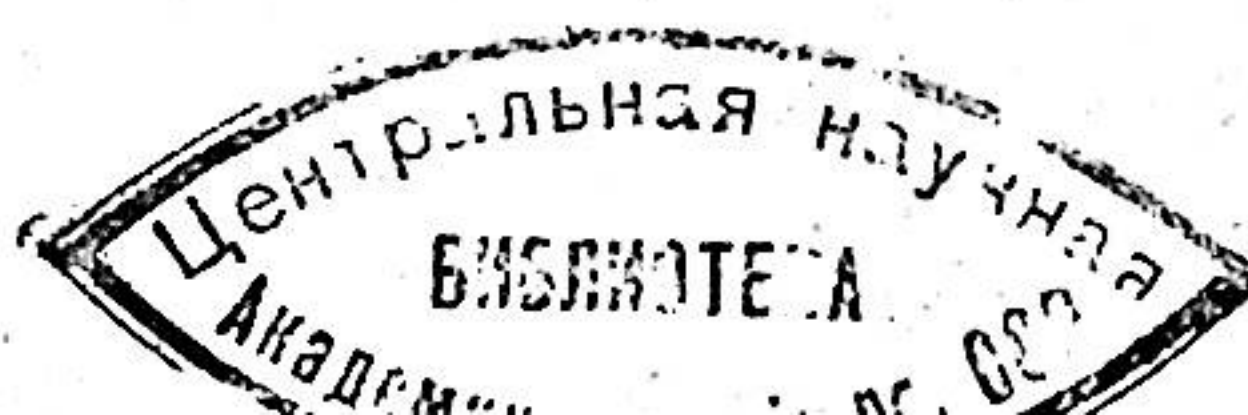
НЕКОТОРЫЕ ВОПРОСЫ ИССЛЕДОВАНИЯ И РАЗРАБОТКИ
МЕТОДОВ МАШИННОГО ПРОЕКТИРОВАНИЯ ЛОГИЧЕСКИХ
ЭЛЕМЕНТОВ И УЗЛОВ ЭЦВМ

(05.252. Вычислительная техника)

• А В Т О Р Е Ф Е Р А Т
диссертации на соискание ученой степени
кандидата технических наук

Тбилиси

1971



Работа выполнена в Институте систем управления
Академии Наук Грузинской ССР.

Научный руководитель: доктор технических наук,
профессор Б.В.Анисимов.

Официальные оппоненты:

1. Доктор технических наук, профессор Бебиашвили Ш.Л.

2. Кандидат технических наук, доцент Камкаидзе К.Н.

Ведущее предприятие - Тбилисский научно-исследователь-
ский институт приборостроения и средств автоматизации
(ТНИИСА).

Автореферат разослан "28" апреля 1971 г.

Защита диссертации состоится "31" мая 1971 г.
в 16 час. на заседании Совета по присуждению ученых степе-
ней факультета автоматики и вычислительной техники Грузин-
ского политехнического института им. В.И.Ленина по адресу:
г.Тбилиси, ул. Ленина 77, Энергокорпус, ауд. 248.

С диссертацией можно ознакомиться в библиотеке ГПИ им.
В.И.Ленина по адресу: г. Тбилиси, ул. Ленина 77, административ-
тивный корпус.

Ученый секретарь Совета по
присуждению ученых степеней
факультета автоматики и вычис-
лительной техники ГПИ им.
В.И.Ленина, канд.техн.наук,
доцент

ГУРГЕНИДЗЕ М.З.

В последние годы электронные вычислительные машины
(ЭВМ) находят все большее применение в планировании народно-
го хозяйства, в управлении производством, на транспорте, в
торговле и в научных исследованиях.

Развитие индустрии производства ЭВМ происходит как в
количественном отношении, так и в качественном. В качествен-
ном плане наряду с созданием новых методов и структур идет
усовершенствование методов и автоматизация проектирования,
направленное на ускорение разработок, улучшение качества,
повышение надежности и удешевление разработок.

При проектировании ЭВМ широко внедряются машинные мето-
ды, позволяющие решить одну из ключевых проблем - проблему
морального старения машин, обусловленную, в основном, мораль-
ным старением элементной базы.

При проектировании элементов встает вопрос определения
достоверных требований, которым должны удовлетворять элемен-
ты, необходимые для их выбора или разработки.

На сегодняшний день выбор элементов ЭВМ производится
на ранней стадии проектирования при помощи примерных прики-
док на основе опыта и интуиции разработчика. В литературе
слабо освещены вопросы определения достоверных требований,
предъявляемых к элементам. Методы машинного синтеза конфи-
гурации электронных схем находятся в начальной стадии раз-
работки.

Целью реферируемой работы является попытка частично
восполнить эти пробелы.

В работе приведен общий обзор существующих методов ана-
лиза и синтеза элементов ЭВМ, а также методов определения
требуемых характеристик элементов.

Предложен порядок выбора или синтеза логических элементов. Для определения характеристик, которым должны удовлетворять элементы, необходимо знание структуры основного узла ЭЦВМ - арифметического узла (АУ). Предложен упрощенный метод выбора АУ для класса цифровых машин, работающих в аналого-цифровых комплексах.

Разработан метод машинного определения требуемых временных, структурных и конфигурационных характеристик. Предлагается метод синтеза блоков, управляющих узлами машины для двух способов управления (синхронизированного и несинхронизированного). Результаты этого синтеза могут быть использованы для определения входных и выходных конфигурационных характеристик логических элементов.

В работе рассмотрены методы анализа и синтеза внутренней конфигурации и величин параметров компонентов электронных схем на основе ранее определенных требуемых характеристик. Выведены условия работоспособности для феррит-транзисторной ячейки, необходимые для анализа при выборе стандартных типовых электронных конфигураций.

Разработан метод машинного вывода уравнений условий работоспособности, необходимых при итерационной оптимизации конфигурации схемы.

Некоторые разработанные методы проектирования были опробованы на ЭЦВМ при построении цифровой части аналого-цифрового комплекса.

Диссертация состоит из введения, четырех глав и заключения. Работа наложена на 141 странице машинописного текста, содержит 30 рисунков и список цитированной литературы на 81 наименование.

На современном этапе производится интенсивный выпуск машин третьего поколения, характеризующихся использованием микросхем интегрального типа в монолитном и гибридном исполнении, а также начата разработка машин четвертого поколения, строящихся на больших интегральных схемах (БИС).

В области создания больших интегральных схем ведутся работы в двух направлениях - это создание специализированных БИС в виде матриц с фиксированным межсоединением и программируемых матриц для реализации однородных настраиваемых структур.

По способу представления информации и управления главенствующее положение пока занимают и импульсно-потенциальные и потенциальные элементы.

Из анализа перспектив применения логических элементов очевидна необходимость перехода на БИС, внедрение и развитие которых будет почти невозможно без автоматизации проектирования на основе точных и обоснованных технических условий (ТУ).

Рассматривая блок-схему этапов проектирования системы, легко убедиться, что определение технических условий, предъявляемых к модулям (элементам), возможно только после синтеза основной структуры системы в целом, т.е. в конце логического этапа проектирования.

Технические условия, предъявляемые к элементам для удобства проектирования, можно подразделить на: а) временные характеристики (время переключения триггеров, задержки в распространении сигналов вдоль схемы, максимальная частота переключения и т.д.); б) конфигурационные характеристики (коэффициенты разветвления по входу и выходу, нагрузочная способность элементов); в) энергетические характеристики (вели-

чина напряжения или тока предоставления информации, потребление энергии от источников, мощность рассеяния и т.д.) и г) характеристики надежности и устойчивости (наработка на отказ, предельное время безотказной работы, ремонтпригодность, допустимые отклонения от уровня питающего напряжения, допустимые уровни помех и т.д.).

Необходимо отметить, что при определении временных характеристик элементов бытуют приближенные методы. Естественно, результат проектирования при приближенной методике определяется интуицией и искусством разработчика. При этом возможно получить приближенное решение, что совершенно неприемлемо при машинном проектировании.

В работе предлагается метод определения временных характеристик, основанный на анализе структурной схемы АУ, алгоритмов выполнения операций, класса задач, которые будут решаться на проектируемой машине и времени выделяемого на решение этих задач. На основе этих данных возможно найти ошибку (Q) в определении времени решения задачи, выраженную разностью между заданным его значением (C) и значением, полученным в результате проб и ошибок поиска неизвестных, выражающих временные характеристики элементов (T_k) и некоторые структурные характеристики узлов (X_{ik})

$$Q = C - \left[\sum_{i=1}^n b_i \sum_{k=1}^m (d_{ik} + \sum_{l=1}^p \delta_{il} x_{lk}) \cdot T_k + q T_{\text{чип}} \right], \quad (1)$$

где b_i - количество одноименных операций на шаге решения,

d_{ik} - известные числовые коэффициенты,

δ_{il} - коэффициенты при неизвестных x_{lk} .

Члены в квадратных скобках находятся в результате выражения каждой арифметической операции T_i через неизвестные характеристики элементов в результате анализа структуры узла.

На примере арифметического узла цифровой вычислительной машины аналого-цифрового комплекса (ЦВМ АЦК) продемонстрирована возможность выбора структуры без знания точных значений временных характеристик, составляющих ее логических элементов. При этом, рассматривая комплекс задач, которые должны решаться на ЦВМ АЦК видим, что определяющей операцией является операция умножения, а отсюда возникает основное требование при выборе структуры АУ - сокращение времени производства операции умножения.

На основе анализа двух структур АУ, позволяющих упростить операцию умножения, определяется время выполнения этой операции в функции времени сложения

$$T_{\text{ум}_1} = T_{\text{сл}_1} \left(\frac{n+8}{4} \right); \quad (2)$$

$$T_{\text{ум}_2} = T_{\text{сл}_2} \left(\frac{n+8}{6} \right); \quad (3)$$

где n - количество разрядов в слове.

Сравнивая выражения (2) и (3), можно заключить, что второй вид АУ, имеющий регистр для запоминания переносов, имеет лучшие характеристики.

В реферируемой работе подробно рассмотрен способ определения выражения (1), на основе таблицы алгоритмов выполнения операции. В эти таблицы вносятся время осуществления стандартных микроопераций (t_k), из которых состоят целиком все арифметические операции. Для выбранной структуры АУ ЦВМ АЦК выведено двенадцать обобщенных уравнений выполнения операций следующего вида:

$$T_1 = 8,2t_1^+ + 2t_2^- + 2t_3^+ + 1,2t_4; \quad (4)$$

$$T_2 = 4t_1^+ + 2t_2^- + 2t_3^+; \quad (5)$$

$$T_1 = (2n_1 + n_2 + K + 11,4)T_1^+ + 2T_1^- + 4T_1^+ + 2,4T_1; \quad (6)$$

$$T_2 = (2n_1 + n_2 + K + 69,6)T_1^+ + 3T_1^- + 1,5T_1^+ + 15,6T_1; \quad (7)$$

$$T_3 = (2n_1 + n_2 + K + 76,8)T_1^+ + 3T_1^- + 1,7T_1^+ + 16,8T_1; \quad (8)$$

$$T_4 = (44n_1 + 22n_2 + 22K + 209,8)T_1^+ + 23T_1^- + 68T_1^+ + 52,8T_1; \quad (9)$$

$$T_5 = 65,4T_1^+ + 2T_1^- + 13T_1^+ + 14,4T_1; \quad (10)$$

$$T_6 = (12n_1 + 6n_2 + 6K + 96,6)T_1^+ + 23T_1^- + 68T_1^+ + 52,8T_1; \quad (11)$$

$$T_7 = 11,2T_1^+ + 3T_1^- + 4T_1^+ + 1,2T_1; \quad (12)$$

$$T_8 = 5T_1^+ + 4T_1^- + T_1^+; \quad (13)$$

$$T_9 = 8,2T_1^+ + 2T_1^- + 1,2T_1; \quad (14)$$

$$T_{10} = 5T_1^+ + 3T_1^- + 2T_1^+; \quad (15)$$

где n_1, n_2, K - структурные характеристики узла;

$T_1^+, T_1^-, T_1^+ \text{ и } T_1$ - временные характеристики импульсно-потенциальных элементов.

На основании этих уравнений и анализа запрограммированной задачи, было определено выражение (1), которое выглядит следующим образом:

$$Q = C - 35267T_1^+ - 1446T_1^- - 4884T_1^+ - 4465T_1 - 1230n_1T_1^+ + 607n_1KT_1^+ - 615KT_1^+.$$

Это уравнение нелинейно, поэтому для нахождения неизвестных был применен метод нелинейного программирования, а именно, градиентный метод с коррекцией множителя λ в выражении

$$X^{k+1} = X^k - \lambda \cdot \text{grad } Q(X^k) \quad (16)$$

Можно определить характеристики элементов, налагая на неизвестные определенные ограничения и осуществляя поиск таких значений неизвестных, при которых $|Q|$ становится равным или близким нулю, т.е. при ограничении вида $0 \leq |Q| \leq \varepsilon$, где ε - наперед заданное малое число, определяющее точность нахождения неизвестных. Поиск производится многократно с различных начальных точек, в результате чего получается список удовлетворительных сочетаний характеристик, по которому разработчик может выбрать подходящий элемент, либо дать заказ на разработку новых.

Данный метод был проверен на ЭЦВМ и показал, что из 4^6 точек сочетания характеристик удовлетворили заданным ограничениям 44.

Немаловажное значение при выборе элементов имеют конфигурационные характеристики, которые возможно определить после нахождения временных характеристик на основе анализа полных функциональных схем узла. В основном, конфигурационные характеристики зависят от блоков управления узлов. В связи с этим, в работе рассмотрен синтез блока управления для синхронизированного и несинхронизированного методов управления. Синхронизированным управлением предлагается называть такое управление узлом машины для выполнения операций, при котором каждый управляющий сигнал, подаваемый в узел, строго соответствует одной из фаз синхрипульсов. Несинхронизированным управлением предлагается называть такое управление, при котором последующий управляющий сигнал временной диаграммы или таблицы алгоритмов выполнения операций зависит от предыдущего, заданного на определенное фиксированное значение.

Для обоих видов управления в работе предлагается определять необходимую минимальную задержку сигналов управления

$(t_{k \min}^*)$ как наименьшее из стандартных времен выполнения микроопераций t_k . Длительность каждой операции складывается из стандартных времен выполнения микроопераций и выражается формулой:

$$T_i = \sum_{k=1}^l g_k t_k. \quad (17)$$

Предложен способ синтеза местного устройства управления АУ на линиях задержки (несинхронизированное управление), при котором минимальное количество ячеек задержки определяется по следующей формуле:

$$N_{б.з.} = \frac{\Delta T_i t_{k \min}^* + T_i^* t_k (q+1)}{t_{k \min}^* T_i}, \quad (18)$$

где ΔT_i - допустимое увеличение времени выполнения операций.

Величина ΔT_i определяется по формуле:

$$\Delta T_i = \frac{\epsilon}{\sum_{i=1}^m b_i} b_i.$$

t_k - время одного повторяющегося цикла операции;

q - количество повторяющихся циклов.

Так как блок задержки используется для многократного прохождения сигнала управления и для реализации всех операций, то представляет интерес количество многократных прохождений, которое, в конечном итоге, равно количеству разрешающих входов q на схемах "И". Его можно определить следующим образом:

$$q = \frac{T_i - (q-1) t_k}{N_{б.з.} t_{k \min}^*}, \quad (19)$$

где T_i^* - относительное время самой длинной операции.

Величина T_i^* определяется по формуле:

$$T_i^* = T_i - (q-1) t_k.$$

Дальнейший синтез функциональных схем сигналов управления, осуществляемый на линиях задержки, предлагается производить по временному графу операций. Временные графы (отдельно для каждой команды) составляются разработчиком или машиной на основе алгоритмов выполнения операций с учетом найденных значений t_k . Результаты, полученные после составления временных графов операций, сводятся в итоговые таблицы, служащие для определения конфигурационных характеристик элементов и подсчета требуемого количества элементов. Помимо вышеуказанных свойств временные графы и итоговая таблица дают возможность быстро и безошибочно составить функциональные схемы. Данный метод имеет достаточный уровень формализации, позволяющий применить ЭВМ при этом синтезе.

В работе предложен метод определения конфигурационных характеристик и для синхронизированного управления.

При синхронизированном управлении необходимо определение оптимального количества фаз синхросигналов (n), минимальной необходимой задержки между фазами синхросигнала ($t_{k \min}^*$), а также периода повторения импульсов в одной фазе синхросигнала ($T_{\text{ф}}$). Величина $t_{k \min}^*$ определяется так же как и в случае несинхронизированного управления. Величина $T_{\text{ф}}$ определяется на основе статистического ряда времени выполнения операций (T_i). Количество фаз n можно вычислить по формуле:

$$n = \frac{T_{\text{ф}}}{t_{k \min}^*}. \quad (20)$$

После определения этих характеристик предлагается произвести машинное присвоение номера фаз тому или иному сигналу управления и определение нужных блокировок, которые необходимо ставить при выработке этих сигналов. Эта процедура производится по графе таблиц алгоритмов выполнения операций, куда представляется двоичное значение числа, вычисляемое по формуле:

$$D_s = \frac{\sum_{j=1}^l (t_{kj})_j - (t_{kj})_s}{t_{k \min}} + 1, \quad (21)$$

где j — номера строк таблиц алгоритмов выполнения операций;

s — номер строки, где определяется D_s .

Если общее количество фаз синхросерии выбрано кратным числу восемь, то полученное после вычисления по формуле (22) значение D_s в двоично-восьмеричном коде содержит полную информацию о номере фазы и блокировки. Для определения конфигурационных характеристик как и в случае несинхронизированного управления используется итоговая таблица, на основании которой по статистическому ряду и по гистограмме определяются предпочтительное количество вентилях (схем совпадения) на одном модуле элемента (C_n) и требуемое количество входов в вентилях ($C'_n, C''_n, C'''_n, C''''_n$ и т.д.). На основе этих конфигураций синтезируется оптимальный логический элемент управления.

Данный метод был проверен на примере уже построенной машины. Проверка показала, что применение данного метода позволит уменьшить количество оборудования в полтора раза.

Нагрузочные способности элементов легко определяются по итоговой таблице в результате простого подсчета.

Рассматривая единый цикл проектирования логических элементов ЭЦВМ, в работе разработаны некоторые вопросы, позволяющие оптимизировать внутреннюю конфигурацию, параметры логических элементов и электронных схем.

Из анализа работ, посвященных машинному проектированию электронных схем следует, что на современном этапе разработано много программ, позволяющих производить машинный анализ схем. В оптимизации конфигурации схем наметились два направления: 1) методы частичной машинной оптимизации, осуществляющие модификацию конфигурации пробной схемы и параметров элементов схемы в системе "человек-машина"; 2) методы полной машинной оптимизации в системе групповой обработки. Ключевым вопросом обоих методов является вопрос машинного вывода математической модели схем.

В основном разработаны алгоритмы вывода уравнений переменных, характеризующих состояние электронной схемы.

В работе предлагается производить оптимизацию конфигурации электронных схем при помощи машинного рассмотрения различных типов схем, имеющих фиксированную математическую модель, и оптимизацию на основе модернизации пробной схемы.

Синтез конфигурации возможен при наличии данных о номинальных значениях параметров компонентов схемы, которые позволяют количественно оценить топологию схемы.

При определении оптимальных номинальных параметров выводятся условия работоспособности вида:

$$\left. \begin{aligned} f_1(x_1 \dots x_n; q_1 \dots q_e) - F_{1 \min} &> 0 \\ F_{1 \max} - f_1(x_1 \dots x_n; q_1 \dots q_e) &> 0 \\ f_2(x_1 \dots x_n; q_1 \dots q_e) - F_{2 \min} &> 0 \\ F_{2 \max} - f_2(x_1 \dots x_n; q_1 \dots q_e) &> 0 \\ \dots &\dots \\ f_j(x_1 \dots x_n; q_1 \dots q_e) - F_{j \min} &> 0 \\ F_{j \max} - f_j(x_1 \dots x_n; q_1 \dots q_e) &> 0 \end{aligned} \right\} \quad (22)$$

где X_n - внутренние параметры схемы (величины сопротивлений, емкостей, напряжений источников питания и т.д.);

Q_i - внешние воздействия (величина помех, входных токов и напряжений, температура и т.д.);

F_{jmax}, F_{jmin} - верхний и нижний пределы, накладываемые на выходные параметры схемы.

В качестве примера в работе выводятся условия (22) для феррит-транзисторной ячейки (ФТЯ).

При выводе условий работоспособности феррит-транзисторной ячейки рассматриваются три случая предельной работы ячейки, а именно: номинальный режим при таких значениях параметров, когда функционирование схемы происходит нормально; второй предельный случай, который характерен такими предельными значениями параметров схемы, при которых происходит ложное срабатывание от помехи; и третий предельный случай, связанный с такими предельными параметрами, при которых ФТЯ не срабатывает даже при считывании единицы. На основе этого введенные в работе условия работоспособности ФТЯ выглядят следующим образом:

$$1. |E_{cm}| + |U_{пер}| - \left| \left(\frac{\omega_{cm} \cdot \omega_b \cdot h(z_n - z_0) \cdot J_{вх} \cdot B_z \cdot 0,4}{K_{фб} \cdot S(z_n + z_0) \cdot 10^8} \right) \frac{1}{\delta} \right| > 0;$$

$$2. |E_{cm}| + |U_{пер}| - \left| \frac{\omega_{cm} \cdot \omega_b \cdot h(z_n - z_0) \cdot J_{вх} \cdot B_z \cdot 0,4}{K_{фб} \cdot S(z_n + z_0) \cdot 10^8} \right| > 0;$$

$$3. |U_{фбmax}^*| - |2U_{пер}| - |E_{cm}| + \left| \frac{\omega_{cm} \cdot \omega_b \cdot h(z_n - z_0) \cdot J_{вх} \cdot B_z \cdot 0,4}{K_{фб} \cdot S(z_n + z_0) \cdot 10^8} \right| \geq 0;$$

$$4. \frac{E_{cm} \left(\frac{0,4 \cdot \omega_{cm}^2 \cdot Q_{м}}{1 \cdot 10^8} - T_n \cdot R_{вх} \right) + (E_{cm} + U_{пер}) \cdot n \cdot \frac{0,4 \cdot \omega_{cm}^2 \cdot Q_{м}}{1 \cdot 10^8}}{\frac{0,4 \cdot \omega_{cm}^2 \cdot Q_{м}}{1 \cdot 10^8} (n^2 + R_{вх} + R_{пер}) - R_{вх} \cdot R_{вх} \cdot T_n} - \sum_{i=1}^l J_{вх_i} \geq 0,$$

где $E_{cm}, E_{cm}, U_{пер}, U_{фбmax}^*$ - напряжения внешних источников питания и внутреннего состояния транзисторов;

h, z_n, z_0, Q и l - геометрические размеры феррита;

$\delta, K_{фб}, m, B_z$ и B - параметры феррита;

ω_{cm}, ω_b и ω_k - обмоточные данные;

$R_{вх}, R_{к}$ и $R_{пер}$ - внешние сопротивления нагрузки и внутренние сопротивления транзистора;

$J_{вх}, T_n$ - параметры входных импульсов.

При модернизации пробной схемы путем замены одних элементов другими, добавления или удаления различных элементов фиксированное математическое описание этой схемы неприемлемо, поэтому в программе анализа схем должна быть предусмотрена подпрограмма, позволяющая выводить новые уравнения.

В работе предлагается алгоритм вывода уравнений схемы на основе теории графов и, в частности, на основе сигнальных графов. В работе показано, что при определенных методах линеаризации можно определить любые токи и напряжения на основе топологической формулы Мессона, выражающей передачу графа вида:

$$T_k = \frac{\sum R_k \cdot \Delta_k}{\Delta} \quad (23)$$

где R_k - величина пути, представляющая произведение проводимостей открытого прямого пути;

Δ - определитель графа;

Δ_k - фактор прямого пути.

Алгоритм определения T_d представляет собой определение передачи полного графа, содержащего восемь узлов, между которыми проведены всевозможные ветви. Предлагается в памяти машины под полным графом, описываемый матрицей непосредственных путей $[A]$, отводить первые 64 ячейки, адрес которых в двоично-десятичном коде представляет индексацию элементов матрицы, а содержащее — величину передачи ветви графа. Определение составляющих формулы (23) происходит последовательным вычеркиванием соответствующих строк и столбцов матрицы $[A]$.

Таким образом, имея такую программу, возможно производить анализ цепи при изменении как величин параметров, так и самой конфигурации простой подстановкой значений передач, добавленных или измененных ветвей графа.

ВЫВОДЫ

1. Проведен анализ методов определения технических характеристик, предъявляемых к логическим элементам ЭЦВМ и методов выбора этих элементов. Показано, что осуществляемые приближенные методы неприемлемы при машинном проектировании.

2. Показано, что моральное старение ЭВМ в конце разработки обусловлено устареванием элементной базы, на которой построена машина. Для преодоления проблемы морального старения ЭВМ предлагается определение технических характеристик, выбор логических элементов или разработку новых осуществлять в конце логического этапа проектирования после синтеза основной структуры машины.

3. Для определения технических характеристик необходимо наличие структурно-функциональных схем узлов машины. Показана возможность составления этих схем для определенного класса

элементов в общей символической форме на основе известных качественных показателей и анализа условий работы.

4. Разработана методика определения временных характеристик, предъявляемых к логическим элементам, на основе анализа структурно-функциональных схем узлов, алгоритмов выполнения операций и задач, которые должны будут решаться на строящейся машине. Определение этих характеристик предлагается проводить методами нелинейного программирования, минимизируя ошибку в определении времени решения задачи между заданным его значением и значением, получаемым в процессе поиска неизвестных. Показано, что разработанная методика дает возможность разработчику более точно выбрать стандартные элементы.

5. Результаты экспериментальной проверки метода определения временных характеристик на ЭЦВМ показали приемлемое время решения и достаточность набора данных для выбора стандартных элементов.

6. Для определения конфигурационных характеристик необходимо синтезировать схемы устройств управления (УУ) узлами. Разработаны методы синтеза УУ для двух видов управления (несинхронизированное и синхронизированное) на основе временных графов выполнения операций и специально разработанных временных таблиц алгоритмов выполнения операций.

7. Предложен метод определения конфигурационных характеристик логических элементов по итоговой функциональной таблице, являющейся результатом синтеза устройств управления. Определенные по этой методике конфигурационные характеристики позволяют рационально разработать логические элементы.

8. Выведены условия работоспособности феррит-транзисторной ячейки, могущие служить математическим описанием схем при выборе стандартных конфигураций.

9. Разработан алгоритм машинного вычисления передачи полного графа. Показано, что при определенных методах линейаризации этот алгоритм может служить для анализа схем при синтезе конфигураций методом модернизации пробной схемы.

Результаты настоящей работы могут быть применены при проектировании ЭЦВМ, и так же при разработке полных автоматизированных систем проектирования.

Основное содержание работы опубликовано в
следующих статьях

1. Математическая модель надежности феррит-транзисторной логической ячейки. "Устройства автоматики", труды Института электроники, автоматики и телемеханики АН ГССР, 1967.
2. О структуре арифметического узла цифровой части АЦК. "Автоматическое управление", Труды Института электроники, автоматики и телемеханики АН ГССР, т. УП, № I, 1970 /совместно с Григолашвили Д.Д./.
3. К вопросу проектирования местных устройств управления узлов цифровых вычислительных машин. "Автоматическое управление", Труды Института электроники, автоматики и телемеханики АН ГССР, т. УП, № I, 1970 (совместно с Джанелидзе Г.А.).
4. Об одном методе определения требуемых характеристик элементов ЦВМ. Сообщения Академии Наук Грузинской ССР, т. 59, № 3, 1970.

სტრუქტურული მონაცემების

ავტომატიზირებული მონაცემების
სისტემის ავტომატიზირებული მონაცემების
ავტომატიზირებული მონაცემების მონაცემების
ავტომატიზირებული მონაცემების

/ სტრუქტურული მონაცემების /

Заказ № 616 УЭ 05788 Тираж 250

Издательство "Мецниერება". Тбилиси 60, Кутузова 19.
Типография Академии Наук Грузинской ССР. Тбилиси 60,
Кутузова 19.